

T11-01 Microxarxa energètica: desenvolupament d'una microxarxa en l'entorn SCADA de SIEMENS

Proposat per: **Manel Puig**

Assignat a:

T11-02 Control en l'entorn Matlab-Simulink d'una interfície Haptic Quanser OMNI Bundle de 6 graus de llibertat per aplicacions de teleoperació assistida

Proposat per: **Manel Puig**

Assignat a:

Consulteu aquest enllaç: http://www.quanser.com/english/html/products/custom_pages/S32-Omni.asp

T11-03 Implementació d'una estació metereològica

Proposat per: **Jaime López**

Assignat a:

T11-04 Caracterització d'algorismes de localització de fonts químiques davant de pertorbacions meteorològiques

Proposat per: **Santiago Marco**

Assignat a:

La localització d'emissions químiques clandestines té importància mediambiental. El grup ISP ha desenvolupat un algorisme bayesià per a la localització d'aquestes fonts a partir d'una xarxa de sensors mòbils. L'objectiu seria millorar el simulador de dispersió actual i caracteritzar l'algorisme davant de variacions en la intensitat i direcció del vent

T11-05 Desenvolupament d'una unitat portàtil de mesura d'impedàncies per a la detecció de biomarcadors

Proposat per: **J. Daniel Prades**

Assignat a:

L'objectiu del projecte és desenvolupar i implementar un sistema capaç de mesurar canvis en d'impedància en biosensors específics per a la detecció de biomarcadors. El sistema ha de ser capaç de realitzar mesures de forma autònoma, emmagatzemar les dades adquirides i transmetre-les a PC a través de diferents protocols. El projecte inclou l'estudi de l'estat de l'art i la proposta de solucions. El projecte es desenvoluparà en col·laboració amb empreses.

T11-06 Desenvolupament d'un sistema de gestió d'energia per a unitats d'energy harvesting

Proposat per: **J. Daniel Prades**

Assignat a: **Albert Gil Devesa**

L'objectiu del projecte és desenvolupar i implementar un sistema de gestió d'energia per alimentar sistemes autònoms de baix consum a través d'unitats de recol·lecció d'energia ambiental (energy harvesting). El sistema ha de ser capaç d'emmagatzemar l'energia recollida durant els períodes de disponibilitat i subministrar-la de forma regulada; emprant tecnologies comercials a escollir i integrar pel projectista. El projecte inclou l'estudi de l'estat de l'art i la proposta de solucions per aplicacions indoor i outdoor. El projecte es desenvoluparà en col·laboració entre l'empresa WorldSensing.

T11-07 Disseny d'un convertidor sigma-delta per un sensor de temperatura monolític

Proposat per: **Raimon Casanova**

Assignat a:

En aquest projecte es tracta de dissenyar un convertidor sigma-delta en una tecnologia de 65 nm. Degut a l'aplicació, és possible incorporar l'etapa d'adaptació del senyal del sensor dins del convertidor mitjançant circuits switch-capacitors.

T11-08 Disseny d'un convertidor Wilkinson per un circuit de readout de detecció de partícules

Proposat per: **Raimon Casanova**

Assignat a:

En aquest projecte es proposa dissenyar un convertidor de rampa en una tecnologia de 65 nm. El convertidor haurà d'incloure un circuit per compensar efectes de mismatching.

T11-09 Disseny de portes lògiques ultra low voltage tolerants a radiació en una tecnologia de 65 nm

Proposat per: **Raimon Casanova**

Assignat a:

En aquest projecte es tracta dissenyar portes digitals CMOS treballant amb tensions de bias molt baixes en una tecnologia de 65 nm. Les variacions de procés són molt significatives en aquest tipus de tecnologia i a molt baixes tensions de bias. Aquestes portes hauran de ser tolerants a radiació.

T11-10 Disseny d'una memòria SRAM de 2kB ultra low voltage en 65 nm

Proposat per: **Raimon Casanova**

Assignat a:

T11-11 Implémentation de capteurs de DFT RF sur des blocs LNA et VCO

Proposat per: **Javier Sieiro**

Remunerat. Subjecte a selecció per part del centre d'admissió.

Assignat a: CEA-Leti (Grenoble)

Depuis plusieurs années, les équipes du LETI travaillent sur l'optimisation de systèmes de transmission radio à ultra faible consommation et débit moyen (<1Mbit/sec), pour des applications médicales type implants cardiaques ou prothèses auditives. Les recherches du LETI portent à la fois sur des études de technique de conception RF appliquées à la faible consommation et des études d'optimisation systèmes complètes. C'est dans le cadre de ces recherches qu'un LNA sans self à très faible consommation, de l'ordre du mwatt, a été développé en technologie 130nm.

Pour poursuivre ces recherches, le LETI souhaite développer des capteurs de design for test adaptés à la faible consommation. En effet à de tel niveau de consommation, les techniques habituelles de design for test connaissent quelques limitations. Deux technologies sont envisagées. Dans un premier temps la technologie 130nm puis une technologie 65nm.

Le travail demandé est donc le suivant. Dans un premier temps le stagiaire devra se familiariser avec l'amplificateur faible bruit et les différents caractéristiques de ce dernier. Puis il réalisera différents capteurs permettant la mesure de certaine de ces caractéristiques en prenant soin de ne pas dégrader les performances du LNA par l'intrusion de ces capteurs. Le travail pourra se poursuivre sur d'autre bloc type VCO.

Le travail sera réalisé sous un environnement de simulation Cadence/Eldo_RF. il pourra être suivi d'une étape layout afin de déterminer l'impact des parasites sur les performances des capteurs ainsi que leurs effets sur celles du LNA. Le stagiaire sera intégré dans les équipes de design for test et de conception ultra faible consommation au sein du laboratoire d'architecture et d'intégration radio fréquence du LETI-MINATEC

T11-12 Evaluation des potentiels de la technologie HBAR (DCOS) pour les références de fréquences

Proposat per: **Javier Sieiro**

Remunerat. Subjecte a selecció per part del centre d'admissió.

Assignat a: CEA-Leti (Grenoble)

Dans le contexte des télécommunications sans fil aux fréquences radio (GHz), la partie du système qui prend en charge la production du signal haute fréquence modulé, et que l'on nomme "front-end RF", fait l'objet de recherches actives. En effet, la multiplication des standards de communication, et l'occupation spectrale que cela suppose, conduit à élaborer de nouvelles architectures radio. En pointe à cette problématique, on trouve la conception des références de fréquence, et le filtrage.

Jusqu'à présent, les résonateurs à onde acoustique de volume ou de surface (BAW et SAW) ont permis de réaliser des bons prodigieux en matière d'intégration. Cependant, on se heurte aujourd'hui à la nécessité de disposer d'autant de circuits que de standards de communication, dans des objets communicants qui se veulent multistandard. C'est pourquoi le LETI explore des voies technologiques qui semblent prometteuses pour concevoir des éléments pouvant couvrir plusieurs standards.

Le HBAR (Harmonic Bulk Acoustic Resonator) est un résonateur composé d'une couche piézoélectrique couplée à un substrat aux excellentes propriétés acoustiques, tel que le Saphir. Par une excitation électrique dans l'épaisseur de la couche piézoélectrique, l'ensemble résonne à tous les multiples de l'épaisseur acoustique du substrat, avec un coefficient de qualité très élevé, de l'ordre de 40000. On obtient donc pour ce composant une impédance en forme de "peigne de résonances".

Ce composant a déjà fait l'objet d'une thèse, et d'un projet de recherche national. L'objet du stage que nous proposons consiste, dans un premier temps et avec l'aide du département de technologie du LETI, à s'emparer de cette nouvelle brique technologique, d'en comprendre les possibilités électriques et les limites par la modélisation. Puis avec l'aide du département de conception du LETI, il s'agit d'étudier la fonction "oscillateur" et d'évaluer la potentialité d'un HBAR dans une telle fonction. Ce stage requiert de l'intérêt pour la conception de circuits RF, la technologie microélectronique et la modélisation de composants passifs. Il suppose également une bonne dose d'esprit de recherche.

T11-13 Conception d'un ADC reconfigurable pour les applications low power RF

Proposat per: **Javier Sieiro**

Remunerat. Subjecte a selecció per part del centre d'admissió.

Assignat a: CEA-Leti (Grenoble)

Cadre du stage :

Les architectures RF aujourd'hui doivent être capables de supporter de nombreux standards de communication avec des contraintes énergétiques toujours plus drastiques. Pour ce faire le LETI travaille depuis plusieurs années sur des architectures reconfigurables et faible consommation.

Ces contraintes de reconfigurabilité et de faible consommation s'appliquent à l'ensemble des blocs constituant les architectures RF et plus particulièrement aux convertisseurs analogique-numérique utilisés avant la finalisation du traitement du signal sous forme numérique.

Travail demandé :

Le stage se déroulera au sein du Laboratoire Architecture et Intégration Radiofréquence du Département d'Architectures Conception et Logiciels Embarqués au LETI-MINATEC.

Ce stage se propose d'améliorer l'architecture de convertisseurs analogique-numérique développés dans le laboratoire. Ces améliorations porteront sur l'aspect reconfigurabilité et sur la réduction de leur consommation.

Ce travail sera effectué sur une filière CMOS 65nm. Le candidat bénéficiera de tous les outils du flot de conception nécessaire pour mener à bien son travail (Cadence/Calibre/Eldo/ADMS).

Les différentes étapes de ce stage devraient être les suivantes:

- Evaluer les performances des premières solutions réalisées en participant à la caractérisation de composants existant.
- Analyser et comparer des solutions innovantes issues de l'état de l'art sur le domaine.
- Dimensionner certains blocs d'architectures parmi les plus pertinentes.
- Réaliser physiquement (layout) ces blocs.

T11-14 Conception de Systèmes Mixtes Analogiques-Numériques Basse Consommation pour communications sans fils

Proposat per: **Javier Sieiro**

Remunerat. Subjecte a selecció per part del centre d'admissió.

Assignat a: CEA-Leti (Grenoble)

Cadre du contrat :

Avec l'essor des communications sans fils dans notre vie courante (pour la téléphonie, puis les réseaux WLAN et enfin les réseaux de capteurs), le développement de système de communication radiofréquence a connu un essor considérable ces dernières années. Nous approchons cependant des limites de capacité des technologies aussi bien en terme de débit (2Gb/s en à 60 GHz) qu'en termes de consommation (4mA pour un récepteur ZigBee).

Pourtant, les systèmes de communications actuels utilisent encore des techniques de traitement qui sont les mêmes depuis une vingtaine d'années. Entre temps, la technologie silicium a fortement évoluée et offre des caractéristiques différentes. Notamment les fréquences de travail sont beaucoup plus élevées alors que les valeurs de gain sont plus faibles. Il est donc opportun de proposer de nouvelles solutions pour traiter les signaux radio-fréquences. Une nouvelle approche a été proposée conjointement par le CEA-LETI et l'Université de Columbia [1]. Ce travail de stage consistera donc à évaluer en simulation ce nouveau type de solution.

Travail demandé :

Le contrat sera initié par une étude bibliographique sur le sujet qui permettra au candidat de se former ainsi que de faire un bilan sur l'état de l'art dans ce domaine. Le candidat sera étroitement encadré pendant cette période.

L'analyse du problème commencera ensuite. La première étape consistera à définir une méthode de simulation de ce type de systèmes. Dans ce but, il faudra d'abord lister les différentes architectures possibles ainsi que les applications associées. Ensuite, le candidat, avec l'aide de son encadrant, devra proposer des solutions efficace pour mener les simulations. Il sera ensuite nécessaire de mettre en place les simulations de ce type de dispositif. Ce travail sera fait sur un exemple concret. La chaîne de simulation complète sera alors construite : la source des données, le bloc modélisant le comportement du circuit et enfin la partie évaluation des performances.

Cette première étape se contentera de reproduire les performances d'un système idéal. La deuxième étape consistera à intégrer en simulation les imperfections des circuits pour prendre en compte les limitations apportées par les caractéristiques des blocs utilisés (jitter, gain limité, bruit, ...). Ceci permettra au final d'évaluer la possibilité de diminuer la consommation du circuit ou d'évaluer la limite en fréquence de l'approche proposée.

La mise en place de cette chaîne de simulation permettra d'évaluer les performances de la solution proposée et de la comparer par rapport à l'état de l'art. Un travail d'optimisation (choisir les paramètres qui donnent les meilleures performances) sera mené. Enfin, il sera intéressant de faire évoluer l'architecture du système pour améliorer l'efficacité.

T11-15 Architecture RF pour les applications optiques sur silicium

Proposat per: **Javier Sieiro**

Remunerat. Subjecte a selecció per part del centre d'admissió.

Assignat a: CEA-Leti (Grenoble)

Optical signals are proposed as a substitution for conventional electrical signals for data transmission in backplanes but also in boards, and even on-chip for the communication between cores in dense multiple-core processors. It has been shown that interconnects are now and will be increasingly a major limitation on information-processing systems. There is little doubt that the physics of optics offer potential solutions. Most of today's realizations of photonic functions (LASERS, modulators, amplifiers, detectors, etc) are based in III-V semiconductors. In order to make the optical interconnections on-chip or inter-chips a viable solution the implementation of optoelectronic devices must be made compatible with Silicon based CMOS technology. In the recent years several advances in Si compatible photonics have been demonstrated.

The goal of the stage is to investigate and propose the basic building blocks required for the implementation of the a RF front-end for optical communications using the existing CMOS technologies. A first step towards this goal will be the analysis of the state of the art in Si photonic devices and systems. Next, several architectures will be proposed and analysed at system level in order to evaluate the best approach taking into account that some of the front-end modules would be photonic off-chip components connected using 3D techniques to the Si CMOS die. Finally some of the selected architecture blocks will be designed and implemented at circuit level.

T11-16 Conception et intégration sur technologie CMOS SOI de modules de puissance RF pour systèmes cellulaires de 4ème génération

Proposat per: **Javier Sieiro**

Remunerat. Subjecte a selecció per part del centre d'admissió.

Assignat a: CEA-Leti (Grenoble)

Les futurs points d'accès et terminaux radio des systèmes cellulaires de quatrième génération (4G) devront être capables de supporter de nombreux standards de communication (GSM, EDGE, WCDMA, LTE) avec une consommation énergétique et un coût réduits. De nombreux travaux de recherche se concentrent ainsi sur l'optimisation du rendement énergétique et l'intégration sur silicium de modules de puissance RF capables d'adresser plusieurs bandes de fréquences et schémas de modulation, ainsi que plusieurs modes de puissance. Le progrès des technologies SOI CMOS permettent aujourd'hui d'envisager l'intégration sur une même puce des fonctions d'amplification et de commutation de puissance RF, ainsi que des fonctions de filtrage et de gestion de l'énergie, présentes au niveau du Front-end RF.

L'objectif du stage sera la conception et l'intégration sur SOI de modules de puissance RF incluant amplificateurs de puissance, filtres et commutateurs pour Front-end RF de 4ème génération. Dans le cadre de l'optimisation du rendement énergétique, différentes architectures seront étudiées et comparées en termes de performances et d'intégration.

Le(la) stagiaire sera intégré(e) dans le laboratoire architectures intégrées radiofréquences du LETI. Il(elle) devra être autonome et motivé(e) et posséder de très bonne connaissances en conception de circuits analogiques et radiofréquences en technologie CMOS. Il est également nécessaire d'être familier avec des outils de CAO tels que Cadence et ADS.

T11-17 Conception de blocs RF dans la bande 100 à 300GHz

Proposat per: **Javier Sieiro**

Remunerat. Subjecte a selecció per part del centre d'admissió.

Assignat a: CEA-Leti (Grenoble)

Conception de briques de base de fonctions analogiques pour des récepteurs et des émetteurs fonctionnant entre 100 GHz et 300 GHz. Basé sur des travaux de thèse dans la conception de circuits THz, le stagiaire développera une ou plusieurs architectures d'oscillateurs contrôlés en tension (VCO) et fonctionnant proche de 300 GHz. Pour cela, le stagiaire utilisera le Design Kit de la technologie CMOS 65nm de ST et les bibliothèques associées pour les hautes fréquences. La conception du circuit se fera dans l'environnement CADENCE avec les simulateurs ADS et GoldenGate. La conception sera appuyée par des simulations électromagnétique de type 3D et 2.5D (HFSS et Momentum). L'objectif du stage est d'étudier les potentialités de nouvelles architectures de VCO afin de générer des signaux sur puce Silicium à plusieurs centaines de GHz.

Le candidat doit être étudiant en Master 2 ou en dernière année d'école d'ingénieur avec spécialité microélectronique. Il doit avoir de bonnes notions sur les radio-fréquences, les paramètres S, la conception de circuits analogiques RF, la CAO avec CADENCE et ADS. Une bonne maîtrise des schémas équivalents électriques petit signal des transistors et la manipulation du calcul matriciel de circuits sont également souhaitées.

T11-18 Estudi de la viabilitat de sistemes electrònics per ajudar a un àrbitre de futbol.

Proposat per: **Óscar Ruiz**

Assignat a: **Miquel Vila Salvadó**

T11-19 Diseño de un sistema de control de un banco óptico para la caracterización de sistemas de visión

Proposat per: **Ángel Diéguez**

Assignat a:

T11-20 **Diseño de un sistema de visión para endoscopia del tracto digestivo**

Proposat per: **Ángel Diéguez**

Assignat a:

Se trata del diseño del PCB partiendo de un ASIC diseñado en el Departamento de Electrónica.
